

[eA Aktuell] - [Komponenten +
Peripherie] - [Bauelemente, elektronisch] - [Erst die geschickte Kombination bringt den nötigen »Durchblick«]
[Fachartikel]

Kombinierte Logikanalyse

Erst die geschickte Kombination bringt den nötigen »Durchblick«

Dieser Artikel behandelt die derzeitigen Methoden für die Analyse von Schaltungen mit nicht zugänglichen Messpunkten, die Aufgaben und Merkmale des Logikanalysators und der Logikanalysesoftware, deren jeweilige Vorteile und Nachteile sowie ihre Fähigkeiten, wenn sie in Kombination verwendet werden, um bislang als nicht zugänglich geltende Messpunkte zu analysieren. Er zeigt auch, wann die Ergebnisse dieser Messkombination übereinstimmen und anhand eines Signalintegritätsbeispiels wann sie sich unterscheiden.

Bis vor kurzem war es schwierig, die Korrelation zwischen On-Chip-Signalintegrität und -Funktion mit dem tatsächlich auf einer Leiterplatte empfangenen Signal herzustellen. Da bestimmte Punkte in einer Schaltung mit Standardmessgeräten nicht erreicht werden können, ließen sich Signalintegritäts- oder Funktionsprobleme nur sehr schwer diagnostizieren. Daher waren die Ergebnisse oft eher spekulativ. Aus diesem Grund verließ man sich häufig sehr stark auf Computermodelle, um so doch eine Art Zugang zu eigentlich nicht zugänglichen Punkten der Schaltung zu gewinnen.

Dieses Problem wird jetzt durch den gleichzeitigen Einsatz eines Benchtop-Logikanalysators und einer Logikanalysesoftware, die das Debugging an Millionen von FPGA-Designs (Field Programmable Gate Array) durchführen kann, gelöst. Signale können so gleichzeitig in einem FPGA und auf der Leiterplatte beobachtet werden, da man Zugang zu zwei Punkten in einer Schaltung einem im FPGA und einem auf der Leiterplatte erhält. Probleme im Zusammenhang mit der Signalintegrität beziehungsweise Funktion können so schnell mithilfe empirischer (nicht simulierter) Messwerte diagnostiziert werden.

Wenn heute ein System entwickelt wird, das sowohl FPGA-Funktionen als auch ein Hochgeschwindigkeits-Leiterplattendesign umfasst, dann werden die beiden Designaufgaben getrennt angegangen. Das FPGA-Design wird mithilfe von Logiksimulatoren wie Cadence oder Silo entwickelt. Durch den Einsatz von Modellen der Gatter im FPGA und Informationen über das Timing nach der Synthese erhält der Entwickler eine ungefähre Vorstellung von der Schnelligkeit und Robustheit des Designs. Die Leiterplatte wird unterdessen mit Analogsimulatoren wie SPICE oder IBIS entwickelt. Mithilfe der Treibermodelle des FPGA und Übertragungsleitungsmodellen der Leiterplatte kann der Entwickler dann ein Transportsystem entwickeln, das die für den jeweiligen Einsatzbereich erforderliche Signalintegrität aufweist. Bei der Realisierung des Systems können die beiden Designs jedoch mit den herkömmlichen Messgeräten nicht mehr voneinander getrennt betrachtet werden.

Zur Fehlersuche bei einem fertigen System werden meist Benchtop-Logikanalysatoren und Oszilloskope verwendet. Bei der Arbeit mit Computersystemen, die eine hohe Anzahl von Signalen aufweisen, entscheidet man sich gewöhnlich für einen Benchtop-Logikanalysator. Er stellt zwar für diese Aufgabe eine hohe Anzahl von Signalen, hohe Geschwindigkeit und die nötigen Analyse-Tools zur Verfügung, kann aber immer nur einen Punkt in der Schaltung sehen. Wenn aber der Logikanalysator ein Signal nicht empfängt, so kann dies entweder an einem Problem mit dem FPGA-Treiber oder einem Problem mit der Signalintegrität auf der Leiterplatte liegen. Bislang konnte man dies



Bild 1.
Logiksimulation einer
1:4-Demultiplexer-
Schaltung

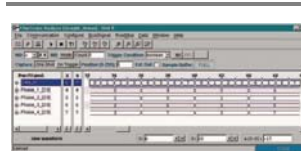


Bild 2.
Erfassungsergebnisse
des Xilinx ChipScope



Bild 3. Labor-Setup
mit dem Benchtop-
Logikanalysator
Agilent 1680A

nur feststellen, indem man die fehlerhaften Signale mit einem Oszilloskop manuell »durchkämmte«. Mit der folgenden Lösung kann die Fehlerursache jetzt jedoch auch ohne Oszilloskop schnell gefunden werden.

Mit einem Benchtop-Logikanalysator kann eine hohe Anzahl von Signalen abgetastet werden. Die Daten können dann mithilfe von hochentwickelten Trigger- und Analyse-Tools leicht zueinander in Verbindung gesetzt werden. So kann zum Beispiel der Logikanalysator 1680A von Agilent Technologies 128 Datenkanäle im State-Modus mit einer Taktfrequenz von 200 MHz erfassen. Die State-Taktfrequenz kann sich aus jeder Booleschen Kombination aus vier getrennten Zustands-takten zusammensetzen. Im Timing-Modus können 136 Datenkanäle mit einer Abtastgeschwindigkeit von 800 MHz erfasst werden. Die Speichertiefe kann bis zu 2 MBit pro Kanal betragen. Diese Leistung wird über eine bedienerfreundliche Windows-Benutzeroberfläche zur Verfügung gestellt, die mit einem 12,1-Zoll-Farb-LCD direkt auf dem Analysator angezeigt wird. Damit können Signale auf der Leiterplatte schnell und akkurat geprüft werden.

Der einzige Nachteil des Benchtop-Logikanalysators besteht darin, dass er nur die Signale an einem Punkt in der Schaltung überwachen kann. Dadurch können Funktions- und Signalintegritätsprobleme nicht voneinander getrennt werden.

Der Xilinx ChipScope ILA ist ein integrierter Logikanalysator, der in ein Funktionsdesign eingebettet wird, ehe es in das FPGA heruntergeladen wird. Dieser On-Chip-Logikanalysator benötigt wenig Ressourcen, und einige der dedizierten Speicherblöcke, die dem Benutzer zur Verfügung stehen, können bis zu 256 Kanäle zur Datenerfassung liefern. Die Speichertiefe kann bei einigen Bauteilen bis zu 16 KBit pro Kanal betragen. Mit diesem Analysator kann jedes Signal im Design abgetastet werden. Vor dem Herunterladen wird ein Trigger definiert. Nach dem Erfassen der Daten können die empirischen Werte sofort über die JTAG-Schnittstelle (Joint Test Action Group) des FPGA auf einen PC heruntergeladen werden. Die Ergebnisse werden dann als Signale auf dem PC geprüft, sodass man sozusagen in das FPGA »hineinsehen« kann.

Es gibt außerdem die Möglichkeit, Daten auf internen Knoten zu erfassen, die früher nicht zugänglich waren. So kann je nach Größe des Designs und der für den Analysator noch zur Verfügung stehenden Ressourcen eine große Anzahl von Signalen überwacht werden. Zusätzlich zur Analyse interner Knoten können auch noch externe Knoten überwacht werden. Dies mag zwar angesichts der Tatsache, dass externe Knoten auch von Benchtop-Logikanalysatoren überwacht werden können, überflüssig erscheinen, doch wenn diese beiden Analysatoren miteinander verwendet werden, stellen sie so ein leistungsstarkes Duo dar, das Funktions- und Signalintegritätsprobleme gleichzeitig isolieren kann.

Der Hauptvorteil des kombinierten Einsatzes dieser beiden Logikanalysesysteme liegt darin, dass man auf diese Weise eine große Anzahl von Kanälen an zwei Punkten einer Schaltung überwachen kann. Auf diese Weise können Funktions- und Signalintegritätsprobleme voneinander getrennt werden.

Der Entwickler kann mit einer langsamen Messung beginnen und durch Korrelation der von den beiden Logikanalysatoren erfassten On-Chip-Werte eine Funktionsanalyse des Systems bei niedriger Geschwindigkeit vornehmen. Auf dieser Ebene kann festgestellt werden, ob die empirischen Werte denen der Logiksimulation entsprechen. Außerdem können mögliche DC-Treiberfehler aufgrund von Schaltungsproblemen im Leiterplattentransportsystem entdeckt werden. Nachdem der langsame Betrieb überprüft wurde, kann das System dann mit der Zielfrequenz betrieben werden. Bei hohen Geschwindigkeiten können dann die kritischen Timing-Pfade des FPGAs sowie mögliche Signalintegritätsprobleme auf der Leiterplatte untersucht werden.

Die Leistungsstärke dieser Logikanalysekombination lässt sich zum Beispiel an einer einfachen 1:4-Demultiplexer-Schaltung illustrieren. Diese Schaltung tastet einen Eingabedatenstrom ab und gibt die einzelnen Daten auf einen von vier Ausgangsknoten aus. Dadurch entstehen vier asynchrone Ausgangs-Samples mit jeweils einem Viertel der Eingangsfrequenz eine häufig eingesetzte Technik der Datenerfassung. Bild 1 zeigt die Ergebnisse der Logiksimulation, mit denen dann die empirischen Werte des FPGA- und Leiterplattentransportsystems verglichen werden. Die Daten sind zu einem Dreier-Bus zusammengefasst, um die Hexadezimalwerte verwenden und den Demultiplexerbetrieb leichter illustrieren zu können.

Wenn das FPGA-Design zusammengeführt wurde, kann der On-Chip-Logikanalysator in das Design integriert werden. Dann wird festgelegt, welche Signale abgetastet werden sollen, und ein Triggermuster sowie die Erfassungstiefe bestimmt. Die kombinierten Teile werden dann in einen Bitstream implementiert und in das FPGA heruntergeladen. An das FPGA, das den On-Chip-Logikanalysator steuert, wird ein JTAG-Kabel angeschlossen. Dann wird über einen PC mit dem Befehl »RUN« dem On-Chip-Analysator über die integrierte Logikanalysatorsoftware mitgeteilt, dass die

Datenerfassung gestartet werden soll. Wenn das Triggermuster gefunden wurde, werden die Daten über das JTAG auf den integrierten Logikanalysator übertragen und können als Signale angesehen werden. Bild 2 zeigt die Ergebnisse mit dem On-Chip-Logikanalysator.

Der zweite Teil der Analyse stammt aus den Messungen des Benchtop-Logikanalysators. Mithilfe eines beweglichen Messleitungssatzes mit 16 Kanälen können die Leiterplattenausgänge des FPGAs abgetastet werden. Bild 3 zeigt das Labor-Setup für diese Messung, Bild 4 die empirischen Signalwerte aus der Datenerfassung an der Leiterplatte. Man sieht, dass der Benchtop-Analysator und die Logikanalysesoftware die gleichen Daten erfasst haben.

Mit der zunehmenden Anzahl von Signalen bei Embedded-Systemen wird der Logikanalysator zum wichtigsten Messgerät für Systemingenieure. Da sie ihre Designs und Systeme immer schneller auf den Markt bringen müssen, brauchen sie unbedingt Messgeräte, die ihnen schnell Ergebnisse liefern können. Benchtop- und On-Chip-Logikanalysatoren sind Messgeräte, die diese Anforderungen erfüllen. Die Kombination dieser beiden Messgeräte ermöglicht es, FPGA- und Leiterplattenprobleme, die bislang nicht voneinander zu trennen waren, schnell zu diagnostizieren und zu isolieren.

(Brock J. LaMeres und Pero Ivandic, Agilent Technologies/(pa))

Heft: Electronic Embedded SystemeJahr: 2003 Ausgabe: 005Seite: 39

► [Inhaltsverzeichnis dieser Ausgabe](#)



[Normalversion anzeigen]

© 2004 by eA (elektro Automation)

made by *Komedia*